

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 05-097042

(43)Date of publication of application : 20.04.1993

(51)Int.Cl.

B62D 6/00
B62D 5/04
// B62D101:00
B62D119:00
B62D127:00

(21)Application number : 03-292323

(71)Applicant : KOYO SEIKO CO LTD

(22)Date of filing : 10.10.1991

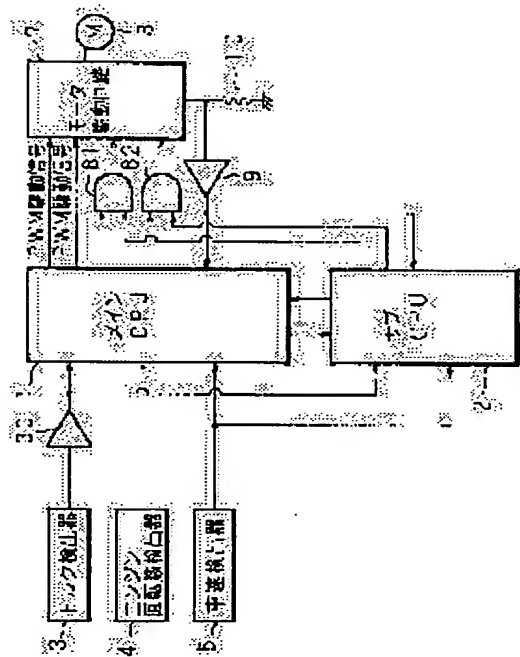
(72)Inventor : NISHIMOTO MITSUHIKO

(54) MOTOR-OPERATED POWER STEERING DEVICE

(57)Abstract:

PURPOSE: To reduce the manufacturing cost of a motor-operated power steering device having CPUs forming a double system by providing each CPU with a watch dog monitoring function.

CONSTITUTION: A main CPU 1 monitors the period of a watch dog pulse signal outputted from a sub CPU 2 and has a function to detect abnormality of the CPU 2 based on the monitored result. The sub CPU 2 monitors the period of a watch dog pulse signal outputted from the main CPU 1 and has a function to detect abnormality of the main CPU 1 based on the monitored result. The main CPU 1 and the sub CPU 2 mutually detect abnormality.



LEGAL STATUS

[Date of request for examination] 08.10.1998

[Date of sending the examiner's decision of rejection] 06.03.2001

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's

(19)日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開平5-97042

(43)公開日 平成5年(1993)4月20日

(51)IntCl⁵

B 6 2 D 6/00

5/04

// B 6 2 D 101:00

119:00

127:00

識別記号

庁内整理番号

F I

技術表示箇所

9034-3D

9034-3D

審査請求 未請求 請求項の数3(全 6 頁)

(21)出願番号

特願平3-292323

(22)出願日

平成3年(1991)10月10日

(71)出願人 000001247

光洋精工株式会社

大阪府大阪市中央区南船場3丁目5番8号

(72)発明者 西本 光彦

大阪府大阪市中央区南船場三丁目5番8号

光洋精工株式会社内

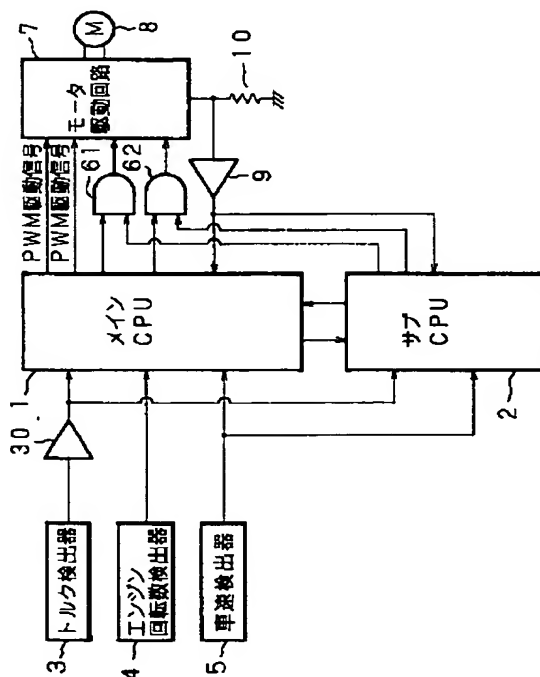
(74)代理人 弁理士 河野 登夫

(54)【発明の名称】 電動パワーステアリング装置

(57)【要約】

【目的】 ウォッチドッグ監視機能を各CPUに備えさせることによって、CPUを2重系とした電動パワーステアリング装置の製造費用の低減を行うことを可能とする。

【構成】 メインCPU1が、サブCPU2から出力されるウォッチドッグパルス信号の周期を監視し、その監視結果に基づいてサブCPU2の異常を検出する機能を有し、サブCPU2が、メインCPU1から出力されるウォッチドッグパルス信号の周期を監視し、その監視結果に基づいてメインCPU1の異常を検出する機能を有するようになっており、メインCPU1と、サブCPU2とが相互に異常を検出する。



【特許請求の範囲】

【請求項1】 所定期期のウォッチドッグパルス信号を出力する2つのCPUを、操舵補助に関連する制御を行うべく備えた電動パワーステアリング装置において、第1のCPUが、第2のCPUから出力されるウォッチドッグパルス信号の周期を監視し、その監視結果に基づいて第2のCPUの異常を検出する手段を有し、第2のCPUが、第1のCPUから出力されるウォッチドッグパルス信号の周期を監視し、その監視結果に基づいて第1のCPUの異常を検出する手段を有することを特徴とする電動パワーステアリング装置。

【請求項2】 何れか一方のCPUの異常が検出された場合に、操舵補助を禁止するようにしてあることを特徴とする請求項1記載の電動パワーステアリング装置。

【請求項3】 何れか一方のCPUの異常が検出された場合に、異常が検出されたCPUをリセットするようにしてあることを特徴とする請求項1記載の電動パワーステアリング装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は舵輪操作に要する力を補助する電動パワーステアリング装置に関する。

【0002】

【従来の技術】 車速検出器にて車速を検出すると共にトルク検出器にて舵輪に加えられた操舵トルクを検出し、この検出トルクが所定の不感帯を超える場合に、検出トルク及び検出車速に応じて定めた駆動電流を操舵補助用のモータに流通させて該モータを駆動し、自動車の操舵に要する力を該モータの回転力により補助せしめ、運転者に快適な操舵感覚を提供する電動パワーステアリング装置が開発されている。前記操舵補助力の制御は、CPUによって行われていた。このような電動パワーステアリング装置においては、CPUの暴走等の異常動作に対するシステムの安全性を保証するために、CPUを2重系としたものがある。

【0003】 CPUを2重系とした電動パワーステアリング装置では、操舵補助力の制御を行うメインCPUと、メインCPUの入出力の監視を行うことによってメインCPUの異常を検出するサブCPUとを備えており、サブCPUがメインCPUの異常を検出した場合、サブCPUが、前記モータの停止等、システムの安全性を確保するためのフェイルセーフ制御を行うようになっていた。

【0004】 CPUを2重系とした場合、夫々のCPUの基本的な動作を各別に監視する必要がある、メインCPU及びサブCPUの夫々には、CPUからその動作中に所定期間で出力されるウォッチドッグパルスの周波数を計測し、計測した周波数とその基準値とを比較し、その比較結果に基づいてCPUの異常動作を監視するハードウェアであるウォッチドッグ監視回路が各別に接続されており、これらのウォッチドッグ監視回路がメインCPU又はサブCP

Uの異常を検出した場合も前記フェイルセーフ制御を行うようになっていた。

【0005】

【発明が解決しようとする課題】 しかしながら、前述の如くウォッチドッグ監視回路をメインCPU及びサブCPUの夫々に接続した従来の電動パワーステアリング装置においては、メインCPU及びサブCPUの他にハードウェアとして2つのウォッチドッグ監視回路を備えるため、製造費用が高価となるという問題があった。

10 【0006】 本発明は斯かる事情に鑑みてなされたものであり、ウォッチドッグ監視機能を各CPUに備えさせることによって製造費用を低減することを可能とする電動パワーステアリング装置を提供することを目的とする。

【0007】

【課題を解決するための手段】 本発明の第1の電動パワーステアリング装置は、所定期期のウォッチドッグパルス信号を出力する2つのCPUを、操舵補助に関連する制御を行うべく備えた電動パワーステアリング装置において、第1のCPUが、第2のCPUから出力されるウォッチドッグパルス信号の周期を監視し、その監視結果に基づいて第2のCPUの異常を検出する手段を有し、第2のCPUが、第1のCPUから出力されるウォッチドッグパルス信号の周期を監視し、その監視結果に基づいて第1のCPUの異常を検出する手段を有することを特徴とする。

【0008】 本発明の第2の電動パワーステアリング装置は、前記第1の電動パワーステアリング装置において、何れか一方のCPUの異常が検出された場合に、操舵補助を禁止するようにしてあることを特徴とする。

30 【0009】 本発明の第3の電動パワーステアリング装置は、前記第1の電動パワーステアリング装置において、何れか一方のCPUの異常が検出された場合に、異常が検出されたCPUをリセットするようにしてあることを特徴とする。

【0010】

【作用】 本発明の第1の電動パワーステアリング装置では、2つのCPUが、ウォッチドッグパルス信号の周期を相互監視し、第1のCPUに異常が生じた場合には、第2のCPUによってその異常が検出され、第2のCPUに異常が生じた場合には、第1のCPUによってその異常が検出される。このため、CPUのウォッチドッグパルス信号の周期を監視するハードウェアを夫々のCPUに設ける必要がない。

【0011】 本発明の第2の電動パワーステアリング装置では、何れか一方のCPUの異常が検出された場合は、操舵補助が禁止されるので、CPUの異常により生じる虞がある危険な操舵補助が抑止される。

40 【0012】 本発明の第3の電動パワーステアリング装置では、何れか一方のCPUの異常が検出された場合は、異常が検出されたCPUがリセットされるので、異

常が生じたCPUが操舵補助に関連する制御を行わず、CPUの異常により生じる虞がある危険な操舵補助が抑止される。

【0013】

【実施例】以下本発明をその実施例を示す図面に基いて具体的に説明する。図1は本発明に係る電動パワーステアリング装置の構成を示すブロック図である。

【0014】図中1は操舵補助制御を行うメインCPU 1であり、該メインCPU 1は、サブCPU 2によってその動作状態を監視されるようになっている。メインCPU 1からサブCPU 2には、サブCPU 2がメインCPU 1の基本的な動作状態を監視するためのウォッチドッグパルス信号が与えられており、また、サブCPU 2からメインCPU 1には、メインCPU 1がサブCPU 2の基本的な動作状態を監視するためのウォッチドッグパルス信号が与えられている。

【0015】前記メインCPU 1には、操舵輪の操舵トルクを検出するトルク検出器3の検出結果を増幅器30で増幅したトルク検出信号と、エンジンの回転数を検出するエンジン回転数検出器4のエンジン回転数検出信号と、車速を検出する車速検出器5の車速検出信号とが与えられるようになっている。

【0016】また、前記サブCPU 2には、前記トルク検出器3の検出結果を増幅器30で増幅したトルク検出信号と、前記車速検出器5の車速検出信号とが与えられるようになっている。

【0017】メインCPU 1は、前述の如く与えられるトルク検出信号及び車速検出信号に基づいて、所定の演算により操舵補助用のモータ8を駆動するための駆動電流及び前記モータ8の回転方向を求めるようになっている。そして、メインCPU 1は、求めた駆動電流に応じたPWM駆動信号をモータ駆動回路7へ与えるようになっており、また、求めたモータ8の回転方向が右回転である場合は、モータ8を右回転させるための右回転信号をモータ駆動回路7へ与えるゲートである第1ANDゲート61へ与える論理信号をハイレベルとし、一方、前記モータ8の回転方向が左回転である場合は、モータ8を左回転させるための左回転信号をモータ駆動回路7へ与えるゲートである第2ANDゲート62へ与える論理信号をハイレベルとする。

【0018】また、サブCPU 2は、前述の如く与えられるトルク検出信号及び車速検出信号に基づいて、メインCPU 1と同様の演算により操舵補助用のモータ8を駆動するための駆動電流及び前記モータ8の回転方向を求め、後述するようなメインCPU 1の制御に関する動作の監視を実行するようになっている。

【0019】前記第1ANDゲート61は、メインCPU 1及びサブCPU 2からの論理信号が共にハイレベルとなった場合に、モータ駆動回路7へ与える前記右回転信号をハイレベルとする。前記第2ANDゲート62は、メインCPU

1及びサブCPU 2からの論理信号が共にハイレベルとなった場合に、モータ駆動回路7へ与える前記左回転信号をハイレベルとする。

【0020】モータ駆動回路7では、前記右回転信号及び前記左回転信号に基づいてモータ8の回転方向を決定し、メインCPU 1から与えられるPWM駆動信号に基づいてモータ8を駆動する。また、モータ駆動回路7では、第1ANDゲート61及び第2ANDゲート62からの論理信号が共にローレベルとなった場合は、モータ8の駆動を禁止する。また、モータ8の駆動電流は、電流検出用抵抗10によって検出され、その検出結果が増幅器9を介してメインCPU 1及びサブCPU 2に与えられるようになっている。

【0021】以上の如く構成された電動パワーステアリング装置においては、メインCPU 1がトルク検出器3からのアナログ検出信号及び車速検出器5からのアナログ検出信号に基づいて操舵補助に関する制御を行い、サブCPU 2がメインCPU 1の制御に関する動作の監視を行う。

【0022】サブCPU 2によるメインCPU 1の制御に関する動作の監視は、次のように行う。メインCPU 1と同様の演算によりモータ8の駆動電流及びその回転方向を決定し、決定された駆動電流と、前述の如く与えられたモータ8の駆動電流とを比較する。そして、これらの駆動電流の差が所定値よりも小である場合は、メインCPU 1が正常に動作していると判断し、第1ANDゲート61及び第2ANDゲート62に与える論理信号を全てハイレベルとする。一方、前記駆動電流の差が所定値よりも大である場合は、メインCPU 1の動作に異常が生じたと判断し、第1ANDゲート61及び第2ANDゲート62に与える論理信号を全てローレベルとしてモータ8の駆動を禁止する。

【0023】また、前述の如きサブCPU 2によるメインCPU 1の制御に関する動作の監視に加えて、メインCPU 1及びサブCPU 2の夫々では、前述した如きウォッチドッグパルス信号に基づいて夫々の基本的動作状態を相互に監視する。

【0024】次に、メインCPU 1で実行されるサブCPU 2の基本的動作状態の監視制御と、サブCPU 2で実行されるメインCPU 1の基本的動作状態の監視制御（以下ウォッチドッグ監視制御という）について説明する。図2は夫々が共通な制御を行う、メインCPU 1で実行されるサブCPU 2のウォッチドッグ監視制御ルーチンと、サブCPU 2で実行されるメインCPU 1のウォッチドッグ監視制御ルーチンを示すフローチャートである。

【0025】まず、ウォッチドッグパルス信号のエッジ（パルスの前縁又は後縁）の出現があるか否かを判別し（ステップS1）、ウォッチドッグパルス信号のエッジの出現があると判別された場合は、第2周期カウンタのカウント値をクリアし（ステップS2）、第1周期カウンタ

5

によるウォッチドッグパルス信号のエッジの出現周期の
カウントを行う（ステップS3）。

【0026】次に、第1周期カウンタのカウント値が所
定値以上であるか否かを判別する（ステップS4）。ステ
ップS4において、カウント値が所定値以上であると判別
された場合は、そのウォッチドッグパルス信号の周波数
が適当な値であるため、そのウォッチドッグパルス信号
を出力するCPUが正常であると判断し、第1周期カウン
タのカウント値をクリアし（ステップS5）、リターンす
る。

【0027】一方、ステップS4において、カウント値が
所定値以上でないと判別された場合は、そのウォッチド
ッグパルス信号の周波数が高過ぎる値であるため、その
ウォッチドッグパルス信号を出力するCPUが異常である
と判断し、ステップS8に進み、後述するようなフェイル
セーフ動作を行う。

【0028】また、前記ステップS1においてウォッチド
ッグパルス信号のエッジの出現がないと判別された場合
は、第2周期カウンタによるウォッチドッグパルス信号
のエッジの非出現周期のカウントを行う（ステップS6）
。

【0029】次に、第2周期カウンタのカウント値が所
定値以上であるか否かを判別する（ステップS7）。ステ
ップS7において、カウント値が所定値以上でないと判別
された場合は、そのウォッチドッグパルス信号の周波数
が適当な値であるため、そのウォッチドッグパルス信号
を出力するCPUが正常であると判断し、リターンする。

【0030】一方、ステップS7において、カウント値が
所定値以上であると判別された場合は、そのウォッチド
ッグパルス信号の周波数が低過ぎる値であるため、その
ウォッチドッグパルス信号を出力するCPUが異常である
と判断し、ステップS8に進み、後述の如きフェイルセー
フ動作を行う。

【0031】ステップS8では、フェイルセーフ動作を行
うが、このフェイルセーフ動作では、第1ANDゲート61
及び第2ANDゲート62に与える論理信号を全てローレベ
ルとしてモータ8の駆動を禁止する。

【0032】以上のような制御を行う電動パワーステア
リング装置では、メインCPU1と、サブCPU2とで相互
に、ウォッチドッグパルス信号に基づく基本的動作の異
常監視が行えるので、従来必要であったウォッチドッグ

6

監視回路をメインCPU1と、サブCPU2とに付設する必
要がない。

【0033】なお、本実施例においては、フェイルセー
フ動作としてモータ8の駆動を禁止したが、これに限ら
ず、フェイルセーフ動作として異常が生じたCPUをリセ
ットしても良い。また、モータ8に電磁クラッチを付設
し、CPU異常時にその電磁クラッチをオフとしたり、モ
ータ駆動回路7の電源ラインにフェイルセーフリレーを
設け、CPU異常時にそのフェイルセーフリレーをオフと
しても良い。

【0034】

【発明の効果】以上詳述した如く本発明の第1の電動パ
ワーステアリング装置においては、2つのCPUが、ウ
ォッチドッグパルス信号の周期を相互監視し、CPUの
異常を相互に検出するので、ウォッチドッグ監視機能を
各CPUが備えることになり、これによって、従来のよ
うなウォッチドッグ監視回路のハードウェアが不要とな
るので、CPUを2重系とした装置の製造費用を低減で
きる。

【0035】本発明の第2の電動パワーステアリング装
置では、どちらかのCPUの異常が検出された場合は、
操舵補助が禁止されるので、CPUの異常により生じる
虞がある危険な操舵補助が抑止され、システムの安全性
が保証できる。

【0036】本発明の第3の電動パワーステアリング装
置では、どちらかのCPUの異常が検出された場合は、
異常が検出されたCPUがリセットされるので、異常が
生じたCPUが操舵補助に関連する制御を行わず、CP
Uの異常により生じる虞がある危険な操舵補助が抑止さ
れ、システムの安全性が保証できる。

【0037】このように本発明は優れた効果を奏する。

【図面の簡単な説明】

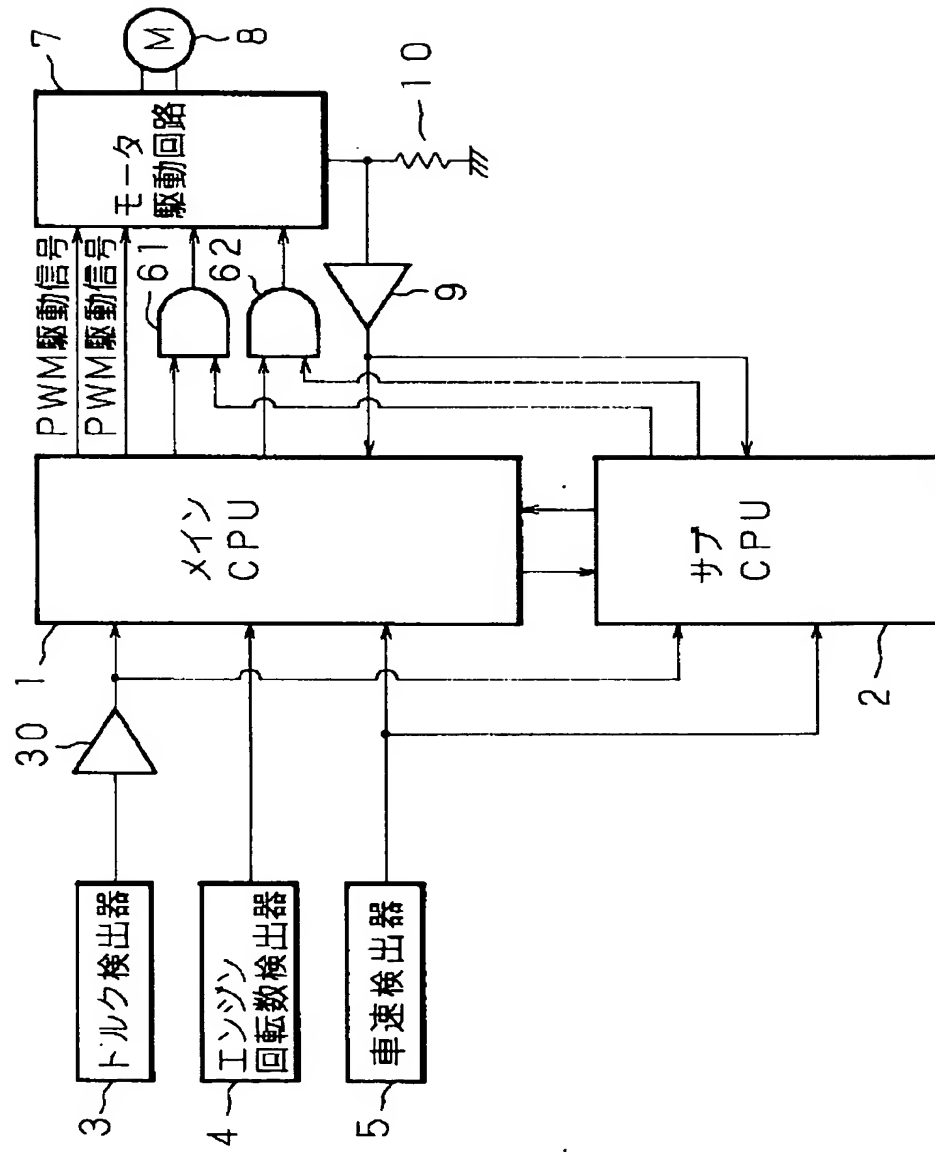
【図1】本発明に係る電動パワーステアリング装置の構
成を示すブロック図である。

【図2】夫々が共通な制御を行う、メインCPUで実行さ
れるサブCPUのウォッチドッグ監視制御ルーチンと、サ
ブCPUで実行されるメインCPUのウォッチドッグ監視制
御ルーチンを示すフローチャートである。

【符号の説明】

- 1 メインCPU
- 2 サブCPU

【図1】



【図2】

